

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

## ⑫ 公開特許公報(A) 平3-36924

⑤ Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)2月18日

H 02 H 9/04  
H 04 B 1/04A 7337-5G  
N 6447-5K

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 アレスタ回路

⑯ 特 願 平1-166751

⑰ 出 願 平1(1989)6月30日

⑱ 発 明 者 小 坂 保 史 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 渡辺 喜平

## 明 細 書

## 1. 発明の名称

アレスタ回路

## 2. 特許請求の範囲

印刷配線ボード上の所定の2端子間に高インピーダンスを実現するために接続された導線と、この導線の中間部分に一端を接触させて載せられたアレスタ素子と、このアレスタ素子の他端と接触させてアレスタ素子を覆うようにして上記2端子間に設けられた導体カバーとを具備したことを特徴とするアレスタ回路。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明はアレスタ回路、特に無線通信装置の回路に用いられるアレスタ回路の構成に関する。

## 〔従来の技術〕

従来から、無線通信装置では、落雷等によって

信号線に誘導された異常電圧を阻止するためにアレスタ回路が用いられている。

この種のアレスタ回路は、第6図に示されており、図示せざる2枚の導体板によりアレスタ素子5が挟まれ端子1, 2間に挿入される構成となっており、所定のモジュールの中に含まれたもの等があった。

## 〔解決すべき課題〕

上述した従来のアレスタ回路は、上記構造の関係から取付け場所が制限され、特に印刷配線ボード(PWB)等へ取り付けることが困難であった。また、交流(AC)や直流(DC)の電圧入力に加えて、高周波信号も一本の同軸ケーブルで供給する場合には、従来のアレスタ回路では高周波に対するインピーダンス整合ができないという問題があった。

本発明は上記問題点にかんがみてなされたもので、その目的は、印刷配線ボード等への取付けが

容易で、かつ高周波に対するインピーダンス整合が良好にとれるアレスタ回路を提供することにある。

#### 〔課題の解決手段〕

上記目的を達成するために、本発明に係るアレスタ回路は、印刷配線ボード上の所定の2端子間に高インピーダンスを実現するために接続された導線と、この導線の中間部分に一端を接触させて被せられたアレスタ素子と、このアレスタ素子の他端と接触させてアレスタ素子を覆うようにして上記2端子間に設けられた導体カバーとを具備した構成としてある。

#### 〔作用〕

以上の構成によれば、導線が高周波に対して等価的にインダクタンス $L$ 、アレスタ素子が容量 $C$ を構成する形になり、アレスタ回路で $L-C-L$ の低域通過フィルタ(LPF)を構成することになるので、高周波に対するインピーダンス整合を

導線4およびアレスタ素子5は導体カバー7により固定される構成とする。

第3図には、従来のアレスタ回路と本発明のアレスタ回路の等価回路が示されており、本発明の場合は、上記構成により、図(b)に示される $L-C-L$ 回路となる。

すなわち、上記導線4は高インピーダンスのものからなるので、アレスタ素子5の接続点から両側にインダクタンス $L$ を構成すると共に、アレスタ素子5は容量 $C$ を構成することになるので、導線4とアレスタ素子5によって低域通過フィルタ(LPF)となる $L-C-L$ 回路が形成される。従って、この $L-C-L$ 回路により高周波に対するインピーダンス整合を図ることができる。

また、本発明では高インピーダンスの信号ラインとして導線4を用いる構成とするので、印刷配線ボード(PWB)のパターンでは配線幅を広くしなければならない大電流に対しても耐えること

とることができる。

#### 〔実施例〕

以下、本発明の一実施例について図面を参照しながら詳細に説明する。

第1図には、第一実施例に係るアレスタ回路の構成を示す断面図および分解断面図画示されており、配線ボード3上に形成されたストリップ線路の先端を端子1, 2とし、この端子1, 2間にアレスタ回路が形成される。

まず、端子1, 2間には高インピーダンスをもつ導線4を接続するが、これは端子1, 2に形成された小穴に導線4の曲げられた両端を挿入することにより行なう。また、この導線4の中間部分にアレスタ素子5の一端が接続されるように載せ、第2図に示される配置状態にする。そして、このアレスタ素子5の他端には押え板6を介して導体カバー7を被せ、この導体カバー7の両端を上記端子1, 2に電気的に接続しており、上記導

ができ、コンパクトな回路を実現できる利点がある。

次に、第二実施例を第4図および第5図に基づいて説明する。

第二実施例は、アレスタ回路を組立てた後にアレスタ素子の実装状態を確認できるようにしたものである。

第4図に示されるように、導体カバー7のアレスタ素子押え部7aにアレスタ素子5の直径より小さい直径の確認穴8を設ける。従って、上側から見ると、第5図に示されるようになり、確認穴8からアレスタ素子5の有無を確認できることが理解される。

この第二実施例によれば、製品として組立てた後に、モジュール内のアレスタ素子実装状態を確認でき、導体カバー7を外したり、電気的特性を検査したりすることなく、アレスタ素子5の誤挿入を防止できる利点がある。

〔発明の効果〕

以上説明したように、本発明によれば、高インピーダンスの導線の間部分にアレスタ素子を載せて導体カバーにて固定するようにしたので、印刷配線ボード等にも容易に取付けることができる。また、上記導線は幅が小さいので、大電流用の幅の広いプリント配線を用いることなくコンパクトな構成とすることができる。

さらに、本発明のアレスタ回路はL-C-L回路を構成することになるので、同軸ケーブルで接続される場合でも高周波に対してインピーダンス整合のとれた低域通過フィルタ(LPF)を構成できるという効果がある。

4. 図面の簡単な説明

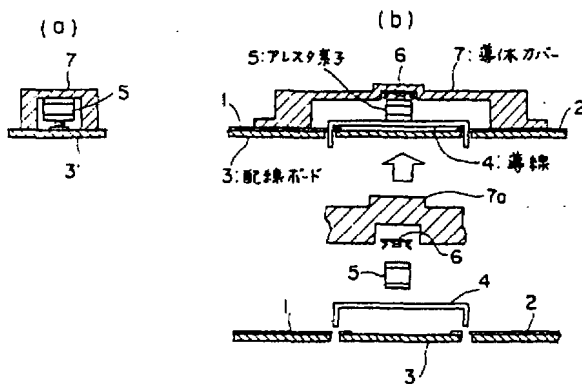
第1図は本発明の第一実施例に係るアレスタ回路の構成を示す図であり、図(a)は側面断面図、図(b)は正面断面図および分解断面図、第2図は導体カバーを外した場合の上面図、第3図

は等価回路図であり、図(a)は一般的なアレスタ回路の等価回路、図(b)は本発明のアレスタ回路の等価回路、第4図は第二実施例の構成を示す図であり、図(a)は側面断面図、図(b)は正面断面図および分解断面図、第5図は第二実施例の上面図、第6図は従来のアレスタ回路を示す図である。

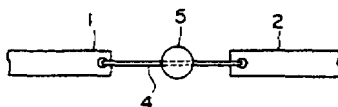
- |           |            |
|-----------|------------|
| 1, 2 : 端子 | 3 : 配線ボード  |
| 4 : 導線    | 5 : アレスタ素子 |
| 6 : 押え板   | 7 : 導体カバー  |
| 8 : 確認穴   |            |

代理人 弁理士 渡辺 啓平

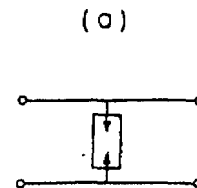
第 1 図



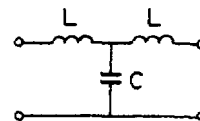
第 2 図



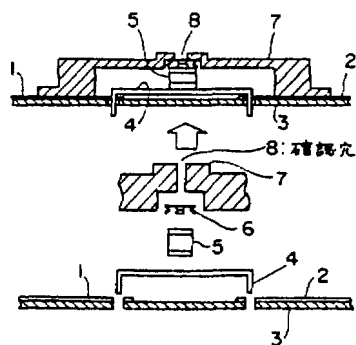
第 3 図



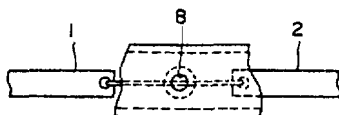
(b)



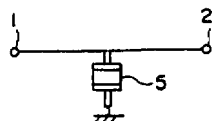
第 4 図



第 5 図



第 6 図



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03036924 A**

(43) Date of publication of application: **18.02.91**

(51) Int. Cl

**H02H 9/04**

**H04B 1/04**

(21) Application number: **01166751**

(71) Applicant: **NEC CORP**

(22) Date of filing: **30.06.89**

(72) Inventor: **KOSAKA YASUFUMI**

(54) **ARRESTER CIRCUIT**

(57) Abstract:

PURPOSE: To improve high frequency impedance matching by arranging a high impedance conductor, an arrester element in contact with the conductor at one end, and a conductor cover in contact with the other end of the arrester element between two specific terminals on a printed wiring board.

CONSTITUTION: A high impedance conductor 4 is connected between terminals 1, 2 then an arrester element 5 is mounted, in contact with the conductor at one end, on the intermediate section of the conductor 4. A conductor cover 7 is applied through a stopper board 6 onto the other end of the arrester element 5 and the opposite ends of the conductor cover 7 are connected electrically with the terminals 1, 2 thus securing the conductor 4 and the arrester element 5 by means of the conductor cover 7. By such arrangement, high impedance matching can be improved.

COPYRIGHT: (C)1991,JPO&Japio

